2. Плата ввода сигналов ЛА-И24 для IBM PC/XT/AT/EISA.

2.1. Функциональная схема платы ЛА-И24.



Рис. 2.1. Структурная скема платы.

Работа по функциональной схеме.

Прецизионная измерительная плата адаптера ЛА-И24 предназначена для высокоточного измерения медленно меняющихся сигналов и рассчитана на использование с компьютерами IBM PC/XT/AT/EISA или совместимых с ними. Она содержит четыре основных функциональных узла: аналогово-цифровой канал (АЦК) с тремя независимыми 24 разрядными аналогово-цифровыми преобразователями (АЦП) (время преобразования каждого 20 мс); 8 разрядный микроконтроллер P80C31 с внешней памятью 8 кБ и ОЗУ 2 кБ; интерфейс контроллера для обмена данными с IBM PC (цифровой порт P82C55) и тригтеров внешнего включения (синхронизации). Адаптер ЛА-И24 обеспечивает ввод в компьютер по трем независимым синхронным каналам (или по 6 каналам) аналоговых сигналов, преобразованных в цифровую форму.

Каждый из трех каналов АЦП содержит два мультиплексируемых дифференциальных аналоговых входа. Время установления с 24 разрядной точностью после переключения канала в худшем случае составляет 1,5 с. На входе каждого входа установлен фильтр низких частот (ФНЧ) первого порядка. Выбор входа у каналов, также как и самого канала АЦП осуществляется программно. У применяемых микросхем предусмотрен режим калибровки, так что возможно не только калибровать микросхему перед измерением, но и вводить в регистр калибровки характеристику преобразования, которая будет использоваться для корректировки результатов измерений. На внешний разъем нулевого канала XP1 выведен сигнал синхронизации каналов АЦП. С помощью этого сигнала производится синхронный перезапуск микросхем АЦП всех трех каналов. В зависимости от модификации плата ЛА-И24 поставляется в одно-, двух- или трехканальном варианте. Аналоговые каналы идентичны и независимы друг от друга. Аналоговые каналы гальванически развязаны от цифровой части платы и шины IBM РС Гальваническая развязка обеспечивает 400-вольтовую изоляцию аналоговой части платы от цифровой. Передача управляющих сигналов от контроллера к АЦП и данных от АЦП производится через оптроны. Это необходимо для обеспечения низкого уровня собственного шума на входе аналоговых каналов ЛА-И24.

Микроконтроллер Р80С31предназначен для управления аналоговыми каналами и выполняет свои функции по программе, записанной в постоянное запоминающее устройство (ПЗУ) или загружаемой в оперативное запоминающее устройство (ОЗУ). Емкость ОЗУ - 64К (8К*8), емкость ПЗУ - 8К (2К*8) или 64К (8К*8). Плата поставляется с записанной в ПЗУ программой, которая обеспечивает выполнение функций, описанных в разделе поставляемое программное обеспечение. Некоторые основные особенности примененного контроллера описаны в Приложении I (Краткое описание контроллера Р80С31).

Обмен данными контроллера с PC осуществляется через байтный параллельный интерфейс на основе микросхемы 82C55 (используется во втором режиме двунаправленного ввода/вывода). Селектор адреса (переключатель SA2) позволяет выбрать базовый адрес для работы в IBM PC из шестнадцати возможных.

Для работы ЛА-И24 по прерываниям (переключатель SA1) можно использовать одну из четырех линий прерываний IRQ (2;3;4;5) IBM PC.

Триггеры внешнего включения предназначены для дистанционной синхронизации передачи данных в компьютер от каждого канала АЦП независимо. По сигналу синхронизации начинается передача данных от АЦП к контроллеру и далее в компьютер. Режим передачи может быть заранее запрограммирован. Наличие контроллера позволяет очень гибко построить программу обмена данных между АЦП и IBM РС. Для этого нужно лишь изменить протокол (программу) обмена данными между АЦП и контроллером Р80С31.

Плата ЛА-И24 может быть использована в промышленных и лабораторных условиях для:

- сбора данных с целью управления различными процессами и автоматического контроля,
- измерения параметров аналоговых сигналов в полосе до 1 кГц по каждому каналу,
 - применима для медленно меняющихся сигналов, как многоканальный вольтметр для мониторинга. Высокая точность платы позволяет ее применять в хроматографии. Хроматография является единственным методом, которым можно выполнять большинство аналитических задач в газовой и нефтехимической промышленности для анализа природных газов, газовых конденсатов, керосиновых и бензиновых фракций, различных бензинов, анализа серосодержащих примесей, некоторых масел, состава сырой нефти до С100, а также для имитированной разгонки нефти и нефтепродуктов на капиллярных колонках по определенной компьютерной программе. Применение ЛА-И24 в газовых, жидкостных, ионных и автоматических промышленных хроматографах совместно с IBM PC делает возможным оперативный анализ полученной информации и ее дальнейшее длительное хранение. Возможности IBM PC позволяют применять последние достижения в области статистической обработки результатов измерений в соответствие с ГОСТ 8.207-76, а также вводить в память ПЭВМ индивидуальную тарировочную характеристику для каждого преобразования.

Если Вы в своей практике до этого не сталкивались с АЦК, то полезно будет ознакомиться с Приложением II (Динамические параметры АЦК). Обшеупотребимые и специальные термины описаны в Приложении III (Краткий словарь терминов). Ознакомление с этими приложениями позволит Вам быстрее освоить общепринятую терминологию и практику применения АЦК в Вашей конкретной задаче. Знание особенностей и понимание специфичности параметров АЦП позволит использовать ЛА-И24 в конкретных условиях с максимальной пользой. Таким образом, решение стоящих перед Вами задач в Ваших руках.



2.2 Схема расположения переключателей.

SA1 - переключатель, выбирает сигнал прерывания IRQ IBM PC;

SA2 - переключатель, выбирает базовый адрес платы (используется шестнадцатиричная система для номера);

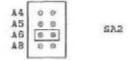
2.2.1 (SA2) Выбор базового адреса платы.

Плата адаптера имеет шестнадцать базовых адресов (для управления от компьютера), которые выбираются переключателем SA2 (его расположение показано на рис.2.1.1) и принимают следующие значения, приведенные в таблице;

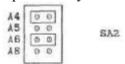
Базовый адрес (шестнадцатиричный)	Селектор адреса			
	8	б	5	4
370	откл	откл	откл	откл
360	откл	откл	откл	вкл
350	откл	откл	вкл	откл
340	откл	откл	вкл	ВКЛ
330	откл	вкл	откл	откл
320	ОТКЛ	вкл	ОТКЛ	ВКЛ
310	откл	вкл	вкл	откл
300	откл	вкл	вкл	ВКЛ
270	вкл	откл	откл	откл
260	вкл	откл	откл	ВКЛ
250	вкл	откл	ВКЛ	откл
240	вкл	откл	вкл	ВКЛ
230	ВКЛ	вкл	откл	откл
220	вкл	вкл	откл	вкл
210	вкл	вкл	вкл	откл
200	ВКЛ	вкл	вкл	вкл

Базовый адрес платы определяется установленными перемычками в селекторе адреса SA2. откл - перемычка отсутствует, вкл - перемычка одета.

Например, базовый адрес 330, при этом перемычки установлены так:



Для базового адреса 320 перемычки устанавливаются следующим образом:



Плата поставляется с базовым адресом 320Н.

ΔП	DEC	HAMEHOD ALIME VCTDOЙCTD A
	PEC	НАИМЕНОВАНИЕ УСТРОЙСТВА
100.	. 1EF	
1F0.	.1F8	НЖМД (винчестер) IBM PC
200.	.20F	ЛА-2ЦАП5 (двухканальный 12 разр. ЦАП 5 икс)
210.	.21F	ЛА-2ЦАП70 (двухканальный 12 разр. ЦАП 70 мкс)
220.	.22F	ЛА-70МЗ (12 разрядный АЦП 70 мкс, 16 линий ЦП)
230.	.23F	ЛА-32Д (цифровой порт 16 линий ввода/вывода)
240.	.24F	ЛА-Н25 (двухканальный 10 разр. АЦП 40 МГц)
250.	.25F	ЛА-20 (16 разр. АЦП 10 мкс, ЦАП 12 разр.)
260	26E	ЛА-2105 (12 разрядный АЦП 3 мкс, 16 линий
260.	.26F	ввода/вывода, процессор ADSP-2105)
278.	.28F	параллельный порт принтера N°=2(LPT2)
279)	резерв для тестирующих устройств
2F8.	.2FF	последовательный порт N° =2(COM2)
300.	.30F	ЛА-55Д (цифровой порт 24 линии ввода/вывода)
210	215	ЛА-3М3 (12 разрядный АЦП 3 мкс, 16 линий ЦП
310.	.31F	внешняя цифровая шина (ВЦШ) для ЛА-TMS31)
320.	.32F	ЛА-И24 (24 разр. 3 канальный АЦП 20 мс)
330.	.33F	ЛА-ТМР (два трехканальных счетчика/таймера)
340.	,,34F	ЛА-н20 (2-канальный 8 разр. осциллограф 50 МГц)
350.	.35F	ЛА-И24 (24 разр. 3 канальный АЦП 20 мс)
360.	.36F	ЛА-8 (12 разр. АЦП 10 МКС, гальв. 1,5 кВ)
370.	.386	параллельный порт принтера N=1(LPT1)
3B0.	.3BF	регистры адаптера монохромного дисплея
3CO.		EGA, VGA И SVGA
3D0.	.3DF	графический адаптер монитора, VGA
3F0.	,,3F7	контроллер дисковода (НГМД)
3F8.	.3FF	последовательный порт N=1(C0M1)
	79	резерв для тестирующих устройств
11//		1 1 ' 1 ' 1 ' 1 ' 1 ' 1 ' 1 ' 1 ' 1 ' 1

2.2.2 (SA1) Выбор прерывания IRQ для шины ISA-8 IBM PC/XT.

Линия прерывания подключается переключателем SA1. Может быть выбрано IRQ2, IRQ3, IRQ4, IRQ5. Помните, что для IBM PC AT IRQ2 - это физически IRQ9. Перед установкой линии прерывания убедитесь, что в Вашем компьютере она не используется другими платами.

Соответствующее прерывание устанавливается при замыкании перемычкой двух штырей, расположенных как показано на рис. ниже. Например: установлено 2 (или 9 для IBM PC/AT ISA16) прерывание:



Обрабатывается прерывание под управлением программного драйвера микросхемой 8259 (контроллер прерываний) в IBM РС. Программируемый контроллер прерываний (ПКП, Programmable Interrupt Controller, PIC) реализует векторную систему прерываний IBM-совместимого компьютера. Микросхема 8259A фирмы Intel (советский аналог КР580ВН59), а также ее модификации 8259А-2 и 8259А-8, поддерживает 8 уровней прерываний от восьми различных устройств. Основные функции контроллера:

- фиксация запросов прерывания от восьми внешних источников;
- программное маскирование поступающих запросов;
- присвоение фиксированных или циклически изменяемых приоритетов входам контроллера, на которые поступают запросы;
- инициализация вызова процедуры обработки поступившего аппаратного прерывания.
 Количество обслуживаемых внешних источников прерываний может быть увеличено путем каскадирования нескольких контроллеров.

ЛА-И24 может использовать возможности, предоставляемые системным контроллером прерываний IBM PC, обеспечивая тем самым дополнительную гибкость управления процессом ввода/вывода данных.

Средства генерации и обработки прерываний являются важной составной частью любой вычислительной системы, в том числе и персональной ЭВМ IВМ РС. Механизм прерываний обеспечивает эффективное взаимодействие устройств ввода/вывода с микро-процесором. Существуют аппаратные и программные прерывания. Аппаратные прерывания генерируются аппаратурой, либо с системной платы, либо с платы расширения, вставляемой в один из слотов ЭВМ. Аппаратные прерывания не координируются с работой программного обеспечения. Идеология обработки прерываний схемотехнически заложена в устройство процессоров Intel.

Когда процессор приступает к выполнению процедуры обработки прерывания, он прежде всего выполняет два цикла шины, которые называются циклами подтверждения прерываний. Во время второго цикла процессор по шине данных считывает номер прерывания. По этому номеру в таблице векторов прерываний процессор определяет адрес начала процедуры обработки поступившего прерывания. Программируемый контроллер прерываний (ПКП, Programmable Interrupt Controller, PIC) реализует векторную систему прерываний IBM-совместимого компьютера. Основные функции контроллера;

- фиксация запросов на прерывания от 16 внешних источников;
- программное маскирование поступающих запросов;
- присвоение фиксированных или циклически изменяемых приоритетов входам контроллера,, на которые поступают запросы;
- инициализация вызова процедуры обработки поступившего аппаратного прерывания.

Запросы IRQ используются различными стандартными устройствами (таймер, клавиатура, контроллер НГМД, и т.д.). поэтому фирмой IBM установлен стандарт использования запросов наиболее распространенными устройствами. Он различен для PC XT и PC AT. В таблице, приведенной ниже, в порядке убывания приоритетов приведено распределение запросов IRQ между устройствами ПЭВМ. Следует соблюдать осторожность при выборе уровня запросов для ЛА-И24, чтобы выбранный IRQ и написанное пользователем программное обеспечение не приводили к взаимодействию с системными устройствами или к блокированию их работы. Лучше выбирать малоиспользуемый (или резервный) канал (2 или 4 для XT).

XT:		AT:	
0	таймер	0	таймер
1	клавиатура	1	клавиатура
2	канал ввода/вывода	2	каскадирование
		8	часы реального времени
		9	программно переводится в IRQ2
		10	резерв
		11	резерв
		12	резерв
		13	математический сопроцессор
		14	контроллер жёсткого диска
		15	Резерв
3	COM1	3	COM2
4	COM2	4	COM1
5	жёсткий диск	5	LPT2
6	гибкий диск	6	контроллер дисковода
7	LPT1	7	LPT1

Для вывода информации в ПКП используются 2 порта ввода-вывода из адресного пространства IBM PC AT, Порт с четным адресом (обычно это, порт 20h) и порт с нечетным адресом (обычно 21h) . Для PC AT, который оснащен двумя контроллерами ПКП, порты первого контроллера имеют те же адреса (20h и 21h), порты второго контроллера расположены по адресам A0h и A1h.

Режимы работы программируемого контроллера прерываний.

- 1. Режим фиксированных приоритетов (Fixed Priority, Fully Nested Mode). В этом режиме контроллер находится сразу после инициализации. Запросы прерываний имеют жесткие приоритеты от 0 до 15 (0 высший) и обрабатываются в соответствии с приоритетами. Прерывание с меньшим приоритетом никогда не будет обработано, если в процессе обработки прерываний с более высокими приоритетами постоянно возникают запросы на эти прерывания.
- 2. Автоматический сдвиг приоритетов (Automatic Rotation). В этом режиме дается возможность

обработать прерывания всех уровней без их дискриминации. Например, после обработки прерывания уровня 4 ему автоматически присваивается низший приоритет, при этом приоритеты для всех остальных уровней циклически сдвигаются и прерывания уровня 5 будут иметь в данной ситуации высший приоритет и, следовательно, возможность быть обработанными.

- 3. Программно-управляемый сдвиг приоритетов (Specific Rotation). Программист может сам передать команду циклического сдвига приоритетов ПКП, задав соответствующее управляющее слово. В команде задается номер уровня, которому требуется присвоить максимальный приоритет. После выполнения такой команды устройство работает так же, как и в режиме фиксированных приоритетов, с учетом их сдвига. Приоритеты сдвигаются циклически, таким образом если максимальный приоритет был назначен уровню 3, то уровень 2 получит минимальный и будет обрабатываться последним.
- 4. Автоматическое завершение обработки прерывания (Automatic End Of Interrupt, AEOI). В обычном режиме работы процедура обработки аппаратного прерывания должна перед своим завершением очистить свой бит в ISR специальной командой, иначе новые прерывания не будут обрабатываться ПКП. В режиме AEOI нужный бит в ISR автоматически сбрасывается в тот момент, когда начинается обработка прерывания нужной процедурой обработки и от нее не требуется издавать команду завершения обработки прерывания (EOI). Сложность работы в данном режиме обуславливается тем, что все процедуры обработки аппаратных прерываний должны иметь возможность повторного входа в эти процедуры, так как за время их работы могут повторно возникнуть прерывания того же уровня.
- 5. Режим специальной маски (Special Mask Mode). Данный режим позволяет отменить приоритетное упорядочение обработки запросов и обрабатывать их по мере поступления. После отмены режима специальной маски предшествующий порядок приоритетов уровней сохранается.
- 6. Режим опроса (Polling Mode). В этом режиме аппаратные прерывания не происходят автоматически. Появление запросов на прерывание должно определяться считыванием IRR. Данный режим позволяет так же получить от ПКП информацию о наличии запросов на прерывания и, если запросы имеются, номер уровня с максимальным приоритетом, по которому есть запрос.

2.3 Описание внешних разъемов.

Применяемый тип разъема мини DIN (обозначение поставщика MDN-9J - гнездо, MDN-9P - вилка) предназначен для обеспечения разъемных соединений платы ЛА-И24 с внешними устройствами. Монтаж соединителей осуществляется с проводом методом пайки. Технические характеристики гарантируемые поставщиком:

Напряжение 250В в течение 1 мин;

Тип изолятора - полистирол, со стекловолокном UL-94V-0. Все три разъема каждого канала АЦП ЛА-И24 идентичны и имеют одинаковую цоколевку, поэтому приводится чертеж, общий для всех разъемов. Обозначение наименований контактов для XP2 и XP3 приведены отдельно для каждого.

Цоколевка XPI, XP2 и XP3.

На разъемы выведены следующие сигналы:

AIN(-)N - инвертирующие входы каналов АЦП,

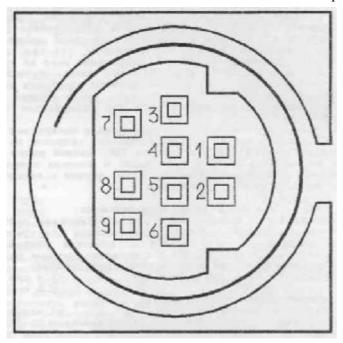
AIN(+)N - неинвертирующие входы каналов $AII\Pi$, причем на разъем XP1 выведены входные сигналы 0 канала $AII\Pi$: два инвертирующих входа AIN(-)Q и AIN(-)1, два неинвертирующих входа AIN(+)0 и AXN(+)1;

на разъем XP2 выведены входные сигналы 1 канала АЦП: два инвертирующих входа AIN(-)2 и AIN(-)3, два неинвертирующих входа AIN(+)2 и AIN(+,)3;

на разъем XP3 выведены входные сигналы 2 канала АЦП: два инвертирующих входа AIN(-)4 и AIN(-)5, два неинвертирующих входа AIN(+)4 и AIN(+)5;

E0, E1, E2 - входы триггеров внешней синхронизации, по переднему фронту (переходу из логического нуля в единицу) происходит инициализация передачи данных от АЦП в контроллер, при этом необходимо программировать режим передачи данных с внешним триггером. Должны исп<u>ользовать</u>ся совместно с цифровой землей, соединенной непосредственно с землей компьютера - DGND. SYN_EXT - сигнал синхронизации запусков всех трех каналов АЦП. Активный уровень - логический нуль. При

переходе сигнала от логического нуля к единице происходит синхронный перезапуск всех трех каналов АЦП. Должен быть использован совместно с аналоговой гальванической развязанной землей - AGND.



Разъем ХР1 (нулевой канал АЦП);

- 9 контакт AIN(-)1 второй инвертирующий вход нулевого канала;
- 8 контакт AIN(+)1 второй неинвертирующий вход нулевого канала;
- 7 контакт AGND аналоговая земля, гальванически развязанная;
- 6 контакт AGND аналоговая земля, гальванически развязанная;
- 5 контакт AIN(-)0 первый инвертирующий вход нулевого канала;
- 4 контакт AIN(+)0 первый неинвертирующий вход нулевого канала;
- 3 контакт DGND цифровая земля, соединена с землей IBM PC;
- 2 контакт SYN_EXT сигнал синхронизации запусков каналов АЦП;
- 1 контакт Е0 вход триггера внешней синхронизации 0 канала;

Разъем XP2 (первый канал АЦП):

- 9 контакт AIN(-)3 второй инвертирующий вход первого канала;
- 8 контакт AIN(+)3 второй неинвертирующий вход первого канала;
- 7 контакт AGND аналоговая земля, гальванически развязанная;
- 6 контакт AGND аналоговая земля, гальванически развязанная;
- 5 контакт AIN(-)2 первый инвертирующий вход первого канала
- 4 контакт AIN(+)2 первый неинвертирующий вход первого канала
- 3 контакт DGND цифровая земля, соединена с землей IBM PC;
- 2. контакт не используется;
- 1 контакт Е1 вход триггера внешней синхронизации 1 канала;

Разъем ХРЗ (второй канал АЦП):

- AIN(-)5 второй инвертирующий вход второго канала; 9 контакт
- 8 контакт AIN(+)5 второй неинвертирующий вход второго канала;
- 7 контакт AGND аналоговая земля, гальванически развязанная;
- 6 контакт AGND аналоговая земля, гальванически развязанная;
- 5 контакт AIN(-)4 первый инвертирующий вход второго канала
- 4 контакт AIN(+)4 первый неинвертирующий вход второго канала
- 3 контакт DGND цифровая земля, соединена с землей IBM PC;
- 2 контакт - не используется;
- Е2 вход триггера внешней синхронизации 2 канала; 1 контакт

Если Вы используете не все аналоговые каналы платы ЛА-И24, то неиспользуемые каналы необходимо заземлить (соединить с аналоговой землей AGND). Это устранит наводку помех со стороны свободных каналов. Так как если их оставить не присоединенными к земле, то из-за большого входного сопротивления микросхем АЦП и проникания сигнала через мультиплексор на входе АЦП будет дополнительный шум, приводящий к ухудшению отношения сигнал/шум и, как следствие приводящий к уменьшению числа эффективных разрядов для сигналов в используемых каналах. Необходимо отметить также, что эти помехи будут зависеть от конкретных условий применения платы и не всегда они велики по величине. Но в общем случае это необходимо делать, чтобы измерять только сигналы используемых каналов. Желательно сигнальные линии неиспользуемых каналов присоединять к земле вблизи соответствующих разъемов каналов АЦП XP1,XP2 и XP3.

3. Программирование платы ЛА-И24. 3.1 Состав регистров.

3.1.1 Интерфейс связи контроллера с IBM PC.

Байтовый параллельный интерфейс обеспечивает обмен PC с микроконтроллером в режиме программного обмена и по прерываниям. Интерфейс выполнен на микросхеме 82С55 (КР580ВВ55),, Микросхема состоит из трех восьмибитных портов A,B,C (далее PA, PB, PC) и управляющего регистра, определяющего режим работы каждого порта. В плате порт PA используется в режиме 2 - двунаправленного ввода/вывода. Четыре старших разряда порта C обеспечивают этот режим, два младших разряда порта PC выполняют следующие функции;

Разряд 0 (PC0) - разрешение прерываний на плате. Разряд 1 (PC1) - сброс контроллера. Порт PB на плате не используется. Интерфейс имеет следующие адреса в адресном пространстве:

PA - базовый адрес, PB - базовый адрес +1, PC - базовый адрес +2, управляющий регистр - базовый адрес +3.

После включения питания все порты интерфейса устанавливаются в режим ввода. Разряды РС0 и РС1 имеют высокий логический уровень, тем самым запрещая прерывания и работу контроллера. Для инициализации интерфейса следует задать режим 2 для порта А и режим вывода для младших четырех разрядов порта РС. Это производится записью в управляющий регистр базовый адрес + 3 байта С2Н. После этого разряд РС1 устанавливается в единицу для запрещения прерываний на плате. Для инициализации контроллера следует разряд РС1 установить в единицу и через 100 мкс в 0. При этом контроллер начинает работу под управлением программы, записанной в ПЗУ. Сброс/установка разрядов РС0, РС1 производится записью в управляющий регистр следующих чисел;

```
установка РСО - 1
сброс РСО - 0
установка РС1 - 3
сброс РС1 - 2
```

Передача байта через интерфейс в контроллер осуществляется записью его в порт А интерфейса, а чтение байта, передаваемого контроллером - чтением из порта А. При записи байта в порт А разряд РС7 сбрасывается в ноль (будем называть этот сигнал OBF) до тех порт, пока контроллер не считает посланный байт. При записи байта контроллером в интерфейс устанавливается разряд РС5 (будем называть это сигнал IBF) до тех пор, пока он не будет считан в компьютер через порт А. Таким образом сигналы OBF и IBF служат для синхронизации обмена контроллера и РС.

Для работы по прерываниям следует выполнить следующие действия;

- разрешить прерывания на плате сбросом разряда РСО;
- для разрешения прерывания по вводу в интерфейс, записать число 9 в управляющий регистр. Теперь, при записи байта контроллером в интерфейс, возникнет прерывание. Снимается оно при чтении байта из порта А. Запрещается прерывание по вводу записью числа 8 в управляющий регистр.
- для разрешения прерывания по выводу из интерфейса, записать число OdH в управляющий регистр. Теперь, при чтении байта контроллером из интерфейса, возникнет прерывание. Снимается оно при записи байта в порт А. Запрещается прерывание по выводу записью числа OcH в управляющий регистр.

3.1.2 Управляющий регистр АЦП.

Применяемый тип АЦП имеет ряд 24 - разрядных регистров : управляющий регистр, регистры калибровки, регистр данных, к каждому из которых имеется доступ .

Формат управляющего регистра (24 бита):

Старший бит

MD2	MD1	MD0	G2	G1	G0	СН	PD
WIDZ	WID1	WIDO	02	O1	00		10
WL	IO	BO	B/U	FS11	FS10	FS9	FS8
	70.			700	700	701	700
FS7	FS6	FS5	FS4	ES3	FS2	FS1	FS0

младший бит

MD2 - MD0 определяют режим калибровки» В режиме калибровки производится калибровка смещения и (или) калибровка шкалы. В зависимости от значения этих разрядов при калибровке смещения входы закорачиваются (самокалибровка) или остаются подключенными к сигналу (системная калибровка), а при калибровке шкалы входы подключаются к опорному напряжению (самокалибровка) или остаются подключенными к сигналу (системная калибровка).

MD2	MD1	MD0	Режим
0	0	0	Нормальный режим. К АЦП подключен один из входов
0	0	1	Самокалибровка. В этом режиме после записи управляющего слова калибруется канал, определяемый разрядом СН, результат записывается в регистр
	1		калибровки и происходит переход к нормальному режиму.
0	1	0	Системная калибровка смещения. По окончанию калибровки происходит возврат
			к нормальному режиму.
0	1	1	Системная калибровка шкалы. По окончанию калибровки происходит возврат к
			нормальному режиму
1	0	0	Системная калибровка смещения и самокалибровка шкалы. По окончанию
			калибровки происходит возврат к нормальному режиму.
1	0	1	Фоновая калибровка. В этом режиме постоянно производится самокалибровка
			шкалы и смещения. При этом результат измерения входного канала выдается в 6
			раз реже, чем при нормальном режиме.
1	1	0	Чтение/запись калибровочных коэффициентов смещения
1	1	1	Чтение/запись калибровочных коэффициентов шкалы.

G2 - G0 - программирование коэффициента усиления.

G2	G1	GO	Коэффициент усиления
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

СН - выбор входа: 0 - вход 1, 1 -вход 2

PD - выключение канала. 0 - включен, 1 - выключен.

WL - длина результата. 0 -16 бит, 1-24 бита,,

ІО - включение источника тока 100нА ко входу "+" входа 1 для проверки наличия источника сигнала,

оценки входного сопротивления источника сигнала и т.д.

- ВО не используется (всегда равен 0) В/U однополярный (1) / двухполярный (0) режим.
- FS11 FS0 задание частоты среза. Частота среза фильтра определяется по формуле 10000000/512/code, где code задаются FS11 FS0 в диапазоне 19 -2000 (1028 Γ μ -9.76 Γ μ). Более подробно об этом см. Технические характеристики.

3.2 Программирование контроллера P80C31. 3.2.1 Формат обмена данных между контроллером P80C31 и IBM PC.

Обмен между контроллером и РС осуществляется в виде сообщений, оформленных следующим образом:

Формат сообщения.

Обозначение	Наименование	Длина
Header	начало блока	(2 байта)
Command	команда	(1 байт)
Size	размер сообщения	(1 байт)
Al, Ah	адрес	(2 байта)
Message	сообщение	
Tail	конец блока	(2байта)

Размер сообщения должен быть не более 256 - 8 = 248 байт из за размера приемного буфера, равного 256 байт. Сообщение вначале записывается в буфер, а затем декодируется.

Начало блока - это последовательность 2 байт ESC = 33H и BSTART = 55H. Конец блока - это последовательность 2 байт ESC = 33H и BEND = 0ааH. Адрес передается в виде двух байтов - вначале младший, затем старший. Если передаваемый байт (будь то байт сообщения, команда, размер или адрес) равен 33H, он дублируется.

Размер сообщения - размер только сообщения (без учета команды, адреса и маркеров начала и конца сообщения).

Например, сообщение может быть таким: ESC,BSTART,Command,Size,Al,Ah,message,ESC,BEND

3.2.2 Команды обмена Р80С31 с ІВМ РС.

Команды от ІВМ РС к контроллеру.

Команды могут быть адресные, безадресные, с данными и без данных. Команда декодируется по приходу маркера конца сообщения и для некоторых команд можно не передавать не только адрес, но и размер.

Адресные команды

- Команда 80H чтение резидентной памяти контроллера. После получения этой команды контроллер пересылает Size байт резидентно памяти начиная с адреса Al (Ah игнорируется).
- Команда 81H чтение внешней памяти контроллера. После получения этой команды контроллер пересылает Size байт из внешней памяти начиная с адреса Al,Ah.
- Команда 82H запись резидентной памяти контроллера. После получения этой команды контроллер пересылает Size байт из буфера ввода в резидентную память начиная с адреса Al (Ah игнорируется).
- Команда 83H запись внешней памяти контроллера. После получения этой команды контроллер пересылает Size байт из буфера ввода в внешнюю память начиная с адреса Al,Ah.
- Команда 84H команда перехода по адресу A1, Ah. После получения этой команды контроллер записывает "1" в ячейку 20H резидентной памяти и выполняет переход к адресу Al.Ah.

Безадресные команды

Команда (двоич.) 000010XX - запись управляющего регистра АЦП, номер которого указан в двух младших битах. Записывается управляющий регистр АЦП из соответствующих ячеек резидентной памяти (см. распределение резидентно памяти).

Команда (двоич.) 000100XX - сброс цифрового фильтра АЦП, номер которого указан в двух младших битах (11 – сбрасываются фильтры у трех АЦП одновременно).

Команды от контроллера ІВМ РС.

Команда 8Н - Передача результата чтения канала АЦП. Формат сообщения следующий: заголовок | команда (8Н), размером 4 байта

1 байт - номер канала и состояние триггера

7 бит состояние триггера - 0 нет сигнала,

1 есть сигнал

0 и 1 бит номер канала - 00 - 0 канал

01-1 канал

10-2 канал

2 байт биты 0-7 результаты,

3 байт биты 8-15 результата,

4 байт биты 16-23 результата;

Окончание.

2.2.3 Распределение резидентной памяти Р80С31.

Программа, записанная в ПЗУ контроллера использует резидентную память

контроллера следующим образом.

Обозн	Адрес	Назначение
fprog	2OH	Указатель выполняемой программы 0 – ПЗУ, 1 - ОЗУ
		Управляющий байт выдачи результата бит0 = 1 - при считывании результата из канала 0 он передается в РС
tr_re	6ит $0 = 1$ - при считывании результата из канала 1 он передается в РС 0	
		бит2 = 1 - при считывании результата из канала 2 он передается в РС
		Статус аналоговых каналов
ctot	22H	бит $0 = 1$ - есть несчитанный результат канала 0
stat	ΖΖΠ	бит 1 = 1 - есть несчитанный результат канала 1
		бит $2 = 1$ - есть несчитанный результат канала 2
cntf0	2aH,2bH	16-разрядный счетчик измерений 0 канала
cntfl	2cH,2dH	16-разрядный счетчик измерений 1 канала
cntf2	2eH, 2fH	16-разрядный счетчик измерений 2 канала
ch0r	30H,31H,32H	3 байта результата 0 канала
chlr	33H,34H,35H	3 байта результата 1 канала
ch2r	36Н,37Н,38Н	3 байта результата 2 канала
ch0w	39Н,3аН,3bН	3 байта управляющего регистра АЦП канала 0
chlw	3cH,3dH,3eH	3 байта управляющего регистра АЦП канала 1
ch2w	3fH,40H,41H	3 байта управляющего регистра АЦП канала 2

Например, для задания управляющего слова в АЦП 0 канала следует выполнить следующее:

- записать в ch0w новое значение;
- передать команду записи управляющего регистра АЦП 0 канала.

3.2.4 Программирование низкого уровня для Р80С31.

(Этот раздел предназначен для ознакомления пользователей с основами создания собственных программ, загружаемых в микроконтроллер.)

Распределение памяти.

ПЗУ контроллера в зависимости от установленной микросхемы может быть от 2 до 8 Кбайт. Нижняя граница ПЗУ - 000000H,

ОЗУ контроллера организованно так, что оно допускает работу как память программ, так и память данных. Нижняя граница ОЗУ - 4000H, верхняя - 7FFFH, поэтому пользовательская программа, загружаемая в ОЗУ, должна начинаться с директивы ORG 4000H

Обращение к интерфейсу осуществляется как к ячейке внешней памяти с адресом с000Н.

PPORT egu 0c000H Пример подпрограммы ввода байта; cin: push **DPH** push **DPL** DPTR,#PPORT mov A,@DPTR movx **DPL** pop **DPH** pop ret

Пример подпрограммы вывода байта;

cout: push DPH

push DPL

mov DPTR,#PPORT

movx @DPTR,A

pop DPL

pop DPH

ret

Прерывания.

Вектора обработки прерываний контроллера находятся в области 0-23H, т.е. в адресном пространстве ПЗУ. После загрузки программы в ОЗУ, поставляемое с платой ПЗУ обеспечивает передачу управления в следующие адреса ОЗУ:

EXTIO - по внешнему прерыванию 0 - 4003H (сигнал OBF интерфейса и готовности АЦП)

TIMER0 - по прерыванию от таймера 0 - 400BH

EXTI1 - по внешнему прерыванию 1 - 4013H (сигнал IBF интерфейса)

TIMER1 - по прерыванию от таймера 1 - 401ВН

SINT - по прерыванию от последовательного порта (не используется) - 4023H.

Признак, по которому при прерываниях EXTI0 и EXTI1 управление передается в ОЗУ - значение ячейки 20H резидентной памяти контроллера. При 20H = '0' выполняется программа обработки прерываний, записанная в ПЗУ, при 20H = '1' управление передается в ОЗУ. Следует избегать модификацию этой ячейки при работе с прерываниями.

На вход Р3.2 (INT0) подаются объединенные по "И" сигналы:

OBF - готовности интерфейса по выводу (байт данных записан в интерфейс).

DRDY0 - готовности аналогового канала 0;

DRDY1 - готовности аналогового канала 1;

DRDY2 - готовности аналогового канала 2.

Доступ к регистрам АЦП.

Данные в регистры АЦП записываются и считываются в последовательном виде, начиная со старшего бита. Запись/считывание каждого бита производится при тактировании АЦП внешним сигналом.

Примем следующие обозначения сигналов:

AR - адресный вход АЦП. При AR=0 производится доступ к управляющему регистру. При AR=1 производится доступ к регистру данных или регистрам калибровки (специфицируются разрядами MD2-MD0 управляющего регистра).

TFS - при активном низком уровне последовательные данные записываются в АЦП в зависимости от AR в управляющий или калибровочный регистр.

RFS - при активном низком уровне последовательные данные считываются из АЦП в зависимости от AR из управляющего или калибровочного регистров.

SYNC - сброс цифрового фильтра АЦП.

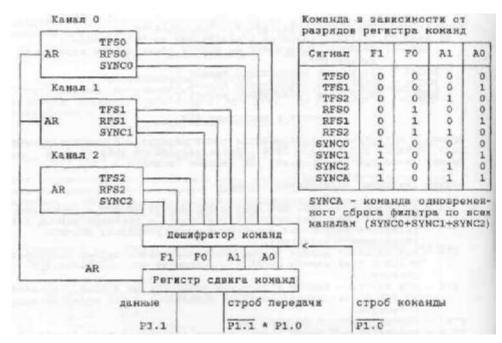
SCLK - положительный фронт этого сигнала записывает последовательные данные в АЦП при TFS=0 или вызывает передачу следующего бита данных из АЦП при чтении.

SDATA- последовательные данные чтения / записи.

DRDY - сигнал готовности данных для чтения. Низкий уровень этого сигнала означает, что новые данные в АЦП готовы для передачи.

АЦП каждого канала управляются индивидуальными сигналами TFS, RFS, SYNC (будем обозначать их с индексами - TFS0, SYNC2 и т.д.) общими для трех каналов сигналами SCLK, AR, SDATA. Сигналы TFS, RFS, SYNC задаются через сдвиговый регистр команд. Это иллюстрируется следующей схемой: Формат регистра команд:

Номер бита	c4	сз	C2	cl	c 0
Выход	AR	F1	F0	A1	AO



Для задания управляющих сигналов, чтения готовностей и чтения/записи данных используются 7 входов/выходов контроллера:

- РЗ.0 последовательные данные чтения.
- РЗ.1 последовательные данные записи.
- Р1.2 готовность канала 0.
- Р1.3 готовность канала 1.
- Р1.4 готовность канала 2.
- Р1.0 направление передачи последовательных данных (один из каналов А или регистр команд)
- Pl.1 тактирующий выход. В зависимости от P1.0 тактируется прием / передача данных в АЦП (Pl.1 = SCLK), либо передача данных в регистр команд.

Передача данных в регистр команд производится по следующему алгоритму:

- установить Р1.0 и Р1.1 в исходное высокое состояние;
- передаваемый бит переслать в Р3.1;
- сбросить Р1.1 в 0;
- установить Pl.1 в единицу;
- повторить три предыдущие операции 4 раза с новыми данными;

Теперь регистр команд записан и в зависимости от команды следует выполнить следующее:

SYNC:

- сбросить P1.0 в 0;
- установить Pl.1 в единицу.

TFS:

- сбросить P1.0 в 0;
- передаваемый бит переслать в Р3.1;
- сбросить Pl.1 в 0;
- установить Pl.1 в единицу;
- повторить три предыдущие операции с новыми данными 15 раз при формате 16 бит и 23 раза при формате 24 бита;
- установить P1.0 в единицу.

RFS:

- сбросить P1.0 в 0;
- прочитать бит данных из порта P3.0;
- сбросить P1.1 в 0;
- установить Р1.1 в единицу;
- повторить три предыдущие операции с новыми данными 15 раз при формате 16 бит и 23 раза при формате 24 бита;
- установить Р1.0 в единицу.

Управление внешним цифровым входом.

Три цифровых входа (по одному в каждом входном разъеме) могут защелкиваться в триггерах и читаться контроллером. Установка триггеров происходит по положительному фронту цифрового сигнала (переходу из низкого уровня в высокий).

При запуске программы в контроллере сбросить триггеры входных цифровых сигналов сбросив Р3.5 в 0. После установки Р3.5 в единицу положительный фронт входного сигнала переведет соответствующий триггер в единицу.

Чтение триггеров производится:

Триггер канала 0 - через вход Р1.5;

Триггер канала 1 - через вход Р1.6;

Триггер канала 2 - через вход Р1.7.

Установка режима 8255A производится с PC и со стороны контроллера не доступна. Со стороны контроллера 8255 выглядит как регистр ввода/вывода с адресом 0C000H.

4. Описание программ, входящих в комплект поставки.

4.1. Директория **EXAMPLE** с программами.

Программа 24M1_0CH.C - программа вывода на экран данных от нулевого канала АЦП с байтным приемом от контроллера по прерываниям. Данные выдаются в виде 24 разрядного десятичного числа. При запуске программы вначале программируется от IBM PC интерфейс (порт P82C55) передачи данных в режим 2 на обмен с контроллером P80C31. Производится сброс контроллера. Далее начинается работа программы, записанной в ПЗУ. При работе задается следующий режим работы 0 канала АЦП:

- фоновая калибровка;
- коэффициент усиления 1;
- частота среза фильтра 1,2 кГц;
- формат данных 24 разряда.

Для задания других параметров необходимо записать иное управляющее слово в каналы АЦП, для чего изменить команду записи данных резидентной памяти контроллера (см. описание распределения резидентной памяти).

По получении готовности от АЦП, контроллер читает результат преобразования и сохраняет его во внутренней памяти для дальнейшей передачи в РС.

Программа 24M1_FLO.C - для 0 канала АЦП аналогична программе 24M1_OCH.C, но результат выдается в вольтах (диапазон $\pm 2,5$ B)

Программа 24M1_INT,С - в отличие от 24M1_OCH.С не выдает сообщение на экран до тех пор, пока не сработает триггер соответствующего канала АЦП или не будет введено с клавиатуры "0" ("1" - запрещение выдачи результатов). В отличие от О канала для 1 и 2 каналов результат выдается только по приходу прерывания от триггера соответствующего канала. Результат выдается побайтно без заголовка и окончания (см. формат сообщения).

Программа 24Ml_RDY.C - аналогична 24Ml_INT.C, но прием каждого байта приз водится по готовности, а сообщение выдается с заголовком и окончанием.

Программа BOOT.EXE служит для загрузки программ пользователей в формате .L51 в микроконтроллер.

4.2. Директория ROM с программами.

Содержит программы, записанные в ПЗУ на языке Ассемблера (ASM51) для контроллера P80C31.

4.3. Директория МС51 с программами.

Содержится транслятор языка ASM51 для P80C31. Программа RL51 предназначена для построения окончательного модуля программы.

5. Техника безопасности.

5.1 Требования по технике безопасности.

Плата адаптера ЛА-И24 содержит лишь цепи безопасного сверхнизкого напряжения и, согласно ГОСТ 25861-83 (СТ СЭВ 3743-82) п.2.1.2 примечание, не требует специальной защиты персонала от случайного соприкосновения со вторичными цепями адаптера. Все используемые в конфигурации аналоговые каналы должны иметь отдельное от цифровых каналов заземление!

Цифровая земля должна присоединяться к сигналам DGND, аналоговая земля к AGND на соответствующих разъемах платы. Другое присоединение (если око не оговорено специально) недопустимо. Следует особое внимание обратить на соединение платы с внешними устройствами - источниками сигналов. Если у них есть сетевой вторичный источник питания, то необходимо проверить наличие общего заземления для этих устройств и компьютера (или другого устройства), в составе которого используется ваша плата. Причем это заземление должно быть до того как будет подано питание на все устройства. Желательно у всех используемых устройств с сетевым питанием наличие одной и той же фазы (или фаз при трехфазном питании) питающего напряжения. Последнее условие обеспечит одинаковый потенциал у земляного провода устройств. Это устранит эффект уравновешивания зарядов при присоединении кабелей устройств друг к другу. Этот эффект опасен кратковременным протеканием

больших токов даже при обесточенной аппаратуре из-за малого сопротивления шины земля. Полностью избежать этого разрушительного эффекта возможно только, подключив аппаратуру к одной и той же фазе (фазам при трехфазном питании) . И помните, что все же переменным называется ток, который нет-нет - да как долбанет!

Все сказанное относится не только к платам Центра АЦП, но и ко всем другим радиотехническим периферийным устройствам: принтеры, компьютеры, факсы, телексы, ксероксы и т.д. Если Вы будете следовать описанным выше правилам, то Вам, вряд ли, придется испытать разочарование отказа Вашей системы при "непонятных" обстоятельствах.

Если все изложенное Вам кажется не очень ясным, то, проще говоря, необходимо все используемые в одной системе устройства: компьютеры, генераторы, измерительные приборы и т.д. включать в один и тот же сетевой "тройник".

При эксплуатации платы используйте источники сигналов с известными выходными характеристиками, не превышающими предельно допустимых для самой платы, во избежании выхода ее из строя! Максимальное входное напряжение для Π A-И24 - \pm 5В. (Большее напряжение можно подавать только один раз!), То есть перед присоединением к Π A-И24 разъема с входными аналоговыми сигналами необходимо уменьшить их уровень до безопасной величины \pm 5В (амплитудное значение).

5.2 Подготовка к работе и уход за платой ЛА-И24.

Плата рассчитана для установки в один из слотов IBM PC, от которой она получает питание по цепи +5B.

Потребление (по шине питания IBM PC):

+ 5В ... не более 270 мА

Последовательность установки платы ЛА-И24 в компьютер следующая. Перед установкой адаптера необходимо выключить Ваш компьютер и все периферийные устройства (такие как: принтер и монитор, например), определить местоположение каждой платы в вашем IBM РС и освободить место для платы адаптера. Уменьшить все входные аналоговые сигналы, предназначенные для ЛА-И24 до нулевого значения.

К разъемам XPI, XP2 и XP3 присоединить кабели (согласно цоколевки разъемов), соединяющие адаптер с периферийными устройствами {в комплект поставки входят только ответные части разъемов) и кабели всех периферийных устройств.

Все используемые в конфигурации аналоговые и цифровые каналы должны иметь общее с IBM PC заземление!

Перед каждой установкой платы необходимо протереть разъем, вставляемый в слот IBM PC, слегка увлажненной спиртом хлопчатобумажной тканью. Расход спирта на каждую операцию- $0,05~{\rm cm}^3$. После установки в компьютер адаптер закрепляется винтом за верхнюю часть крепежно-установочного кронштейна в PC. На этом аппаратная часть установки адаптера завершена.

6. Основные характеристики ЛА-И24.

6.1 Технические характеристики платы ЛА-И24.

Шина интерфейса с ПЭВМ	ISA-8 (IBM PC/XT/AT)
Потребляемая мощность	+5В - 270 мА,
Габариты	100 х 247 мм

Анало	оговый вход.
Каждый канал имеет два мультиплекс	
Входное сопротивление (импеданс)*	более 100 МОм (в параллель 20 пФ)
Тип АЦП	дельта-сигма АЦП
Количество бит в выходном регистре АЦП	(АЦП с уравновешиванием зарядов) 24
Максимальная частота выборки	1 кГц

Цифференциальный±2, 5B	Дифференциали
Соэффициент усиления	
ащита по напряжению входных каналов ±5В (вкл/выкл. питание)	Защита по напря
Гередача данных по прерыванию, программный обмен	Передача данны
апуск АЦП непрерывный с внешней синхронизацией;	Запуск АЦП
- наличие открытого входа с таким большим входным сопротивлением совершенно оправдано.	* - наличие отк
Laже в худшем случае при сопротивлении 100 MOм, выходное сопротивление источника сигнала должно	Даже в худшем
быть не более 950 м= $100 \text{ M}0$ м/($2 = 1048576$) для обеспечения 20 разрядной точности. Что должно	быть не более 95
ыполняться для используемых Вами источников сигналов.	выполняться для

Выходной импеданс источника сигнала (включая пассивные RC фильтры с номиналами R=200 Ом C=1000 пФ на входе каждого канала, установленные на плате), при котором обеспечивается 16 разрядная точность, приведен в таблице:

Коэф.	Емкость, пФ						
усиления	0	50	100	500	1000	5000	
1	184кОм	45.3кОм	27.1кОм	7.3кОм	4.1кОм	1.1кОм	
2	88.бкОм	22.1кОм	13.2кОм	3.6кОм	2.0кОм	560 Ом	
4	41.4кОм	10.6кОм	6.3кОм	1.7кОм	970 Ом	270 Ом	
8-128	17.6кОм	4.8кОм	2.9кОм	790 Ом	440 Ом	120 Ом	

Для 20 разрядной точности

Коэф.	Емкость, пФ						
усиления	0	50	100	500	1000	5000	
1	145кОм	34.5кОм	20.4кОм	5.2кОм	2.8кОм	700 Ом	
2	70.5кОм	16.9кОм	10.0кОм	2.5кОм	1.4кОм	350 Ом	
4	31.8кОм	8.0кОм	4.8кОм	1.2кОм	670 Ом	170 Ом	
8-128	13.4кОм	3.6кОм	2.2кОм	550 Ом	300 Ом	80 Ом	

Диапазон усиления 1 - 128 позволяет измерять однополярный входной сигнал в диапазоне от 0-2.5 вольта до 0 - 20 милливольт или двухполярный сигнал о т +/- 2.5 вольта до +/-20 милливольт. В канале используется аналогово-цифровой дельта-сигма преобразователь с цифровым фильтром sin 3, первая частота среза которого программируется в диапазоне от 9.76 Γ ц до 1028 Γ ц (или по уровня -3д Γ 6 от 2.58 Γ 1 до 269 Γ 1).

Каждый канал имеет программируемый цифровой фильтр низких частот. Время установления фильтра при полном изменении входного сигнала составляет 4 периода выдачи данных. Так для частоты среза 50Гц время установления фильтра составляет 80мс. -ЗдБ частоты определяют частоту среза по следующему соотношению:

-3дБ частоты = 0.262 * частоту среза.

Выходной шум и разрешающая способность зависят от коэффициента усиления и частоты среза фильтра:

Частота	Выходной шум (МКВ) при коэф. усилении							
среза, Гц	1	2	4	8	16	32	64	128
10	1.7	1.0	0.5	0.36	0.36	0.36	0.36	0,36
25	4.9	2.2	1.2	0.6	0.36	0.36	0.36	0.36
30	6.1	2.4	0.84	0.5	0,36	0.36	0.36	0.36
50	7.5	3.8	2.0	1.0	0.6	0.5	0.5	0.45
100	13	6.4	3.7	1.8	1.1	0.9	0.65	0.65
250	130	75	25	12	7.5	4	2.7	1.7
500	600	260	140	70	35	25	15	8
1000	3100	1600	700	290	180	120	70	40

Частота	I	Разреп	тение	(бит)г	ри коэ	ф. уси.	ления	
среза,Гц	1	2	4	8	16	32	64	128
10	21.5	21.5	21.5	20.5	19.5	18.5	17.5	16.5
25	20	20	20	20	19.5	18.5	17.5	16.5
30	19.5	20	20	19.5	19.5	18.5	17 5	16.5
50	19.5	19.5	19.5	19. 5	19	18.5	17.5	16.5
100	18.5	18,5	18.5	18.5	18	17.5	17	16
250	15	15	15.5	15.5	15.5	15.5	15	14.5
500	13	13	13	13	13.0	12.5	12.5	12.5
1000	10.5	10.5	11	11	11	10.5	10	10

Статические параметры аналогово-цифровогоканала (АЦК)

	тип.	max.
Нелинейность (интегральная)	±0,0045%	$\pm 0,0095\%$
Собственный шум платы	1,7 мкВ	2,5 мкВ
Подавление синфазной помехи	92 дБ	-105 дБ

Цифровой вход.

Количество входных линий.......3 Уровни ТТЛ совместимы

6.2 Технические условия на плату ЛА-И24.

Плата относится к нестандартизованной измерительной радиоэлектронной аппаратуре (РЭА). Предназначена для проведения высокоточных измерений и мониторинга технологических процессов. По классификации условий эксплуатации данная РЭА относится к 1 группе; (параметры РЭА и определяющие их дестабилизирующие факторы)

ПАРАМЕТРЫ	І ГРУППА
1. Прочность при синусоидальных вибрациях:	
ν, Гц	20
α , M/c^2	19,6
t _{выдь} час	
2. Обнаружение резонансов в конструкции:	
ν, Гц:	1030
ξ, ΜΜ	0,50,8
t _{выµ,} мин•	>0,4
3. Воздействие повышенной влажности:	,
Вл, %	80
υ ¹ , Κ	298
t _{выдь} ч	48
4. Воздействие пониженной температуры:	
υ ¹ _{прд} , К	233
$v_{p\bar{0}}^{1}, K$	278
$t_{\mathtt{Bb} \square_{\!\!\!\! b}} Y $	26
5. Воздействие повышенной температуры:	
υ прд, К	328
υ _{p6} , Κ	313
$t_{\scriptscriptstyle{Bb}\mathsf{D}b},q$	26
6. Воздействие пониженного атмосферного давления:	
υ, Κ	
ρ, кПа	61
t _{выдь} ч	26
7. Прочность при транспортировании:	
t _i , MC	
ν, мин ⁻¹	4080

$\alpha_{\text{Makc}}, \text{ M/c}^2$	
8. Воздействие соляного (морского) тумана с	
υ, Κ	
А, мкм	110
Б, г/м ³	23
t _{выц,} ч	24
7. Комплект поста	авки.
В комплект поставки платы ЛА-И24 входит:	
- плата ЛА-И24 с шиной ISA-8 (для IBM PC/XT/AT),	1 шт.
- ответная часть внешних разъемов	1/2/3 шт.
(в зависимости от комплектации)	
- техническое описание и инструкция по эксплуатаци	ии с гарантийными обязательствами1 шт.
- дискета с программным обеспечением,	
 упаковочная тара для транспортировки 	

Плата ЛА-И24 может быть укомплектована микросхемами АЦП AD7710. Тогда в зависимости от количества микросхем 1/2/3 будет 2/4/6 дифференциальных каналов. При комплектации микросхемами AD7712, в зависимости от количества микросхем 1/2/3 будет 1/2/3 дифференциальных каналов (первые соответствующих каналов АЦП см. Описание внешних разъемов). Необходимое количество каналов и тип применяемой микросхемы оговаривается при приобретении.